

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-328613  
 (43)Date of publication of application : 17.11.1992

(51)Int.CI. G05F 1/56

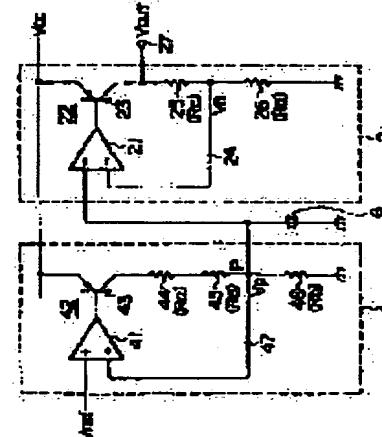
(21)Application number : 03-124828 (71)Applicant : ROHM CO LTD  
 (22)Date of filing : 26.04.1991 (72)Inventor : INOUE KOICHI  
    OTA TAKAHIRO

## (54) POWER UNIT CIRCUIT

### (57)Abstract:

**PURPOSE:** To prevent the deterioration in the ripple rejection caused with the reduction of the electric power.

**CONSTITUTION:** A power circuit is provided with a stabilizing circuit 2 which receives the reference voltage Vref and takes out the stabilized output (output voltage) Vout and an output saturation preventing circuit 4 which prevents the saturation of the output circuit of the circuit 2. A capacitor 6 is connected to the voltage dividing resistors 44, 45 and 46 added to the feedback circuit 47 of a 2nd amplifier 47 of the circuit 4. So that the fluctuation of the voltage Vref is smoothed. Thus the ripple ejection is prevented to the reduction of the electric power and the stabilized output is secured.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-328613

(43)公開日 平成4年(1992)11月17日

(51)Int.Cl.<sup>5</sup>

G 0 5 F 1/56

識別記号 庁内整理番号

3 1 0 H 8938-5H

F I

技術表示箇所

審査請求 未請求 請求項の数 1(全 8 頁)

(21)出願番号

特願平3-124828

(22)出願日

平成3年(1991)4月26日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 井上 晃一

京都府京都市右京区西院溝崎町21番地 口

一ム株式会社内

(72)発明者 太田 隆裕

京都府京都市右京区西院溝崎町21番地 口

一ム株式会社内

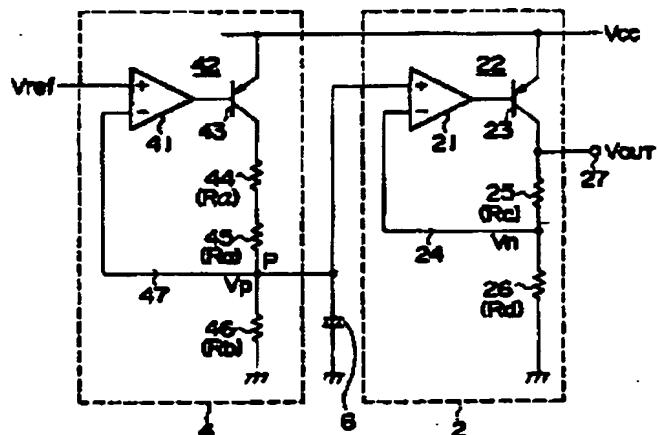
(74)代理人 弁理士 飯本 正一

(54)【発明の名称】 電源回路

(57)【要約】

【目的】 減電時のリップルリジェクションの悪化を防止する。

【構成】 基準電圧 ( $V_{ref}$ ) を受けて安定化出力 (出力電圧  $V_{out}$ ) を取り出す安定化回路 (2) と、この安定化回路の前段に設置されて安定化回路の出力回路の飽和を防止する出力飽和防止回路 (4) とを備えた電源回路において、前記出力飽和防止回路に設置された第2の増幅器の帰還回路 (47) に付加された分圧用抵抗 (抵抗 44、45、46) に前記基準電圧の揺れを平滑するキャパシタ (6) を接続し、減電時のリップルリジェクションを防止して安定化出力を得る。



- 2 : 安定化回路
- 4 : 出力飽和防止回路
- 6 : キャパシタ
- 21 : 第1の増幅器
- 22 : 第2の増幅器
- 24 : 帰還回路
- 41 : 第1の増幅器
- 42 : 第2の増幅器
- 47 : 帰還回路

(2)

1

## 【特許請求の範囲】

【請求項 1】 基準電圧を第1の増幅器で受け、その出力を第1の出力回路を通して取り出すとともに前記第1の増幅器の入力側に帰還させて前記基準電圧に応じた安定化出力を取り出す安定化回路と、前記第1の増幅器の前段側に設置されて前記基準電圧を受ける第2の増幅器とともにその出力側に第2の出力回路を備え、前記基準電圧を前記第2の増幅器及び第2の出力回路を通して前記第1の増幅器に加え、かつ、減電時、前記第1の出力回路の飽和前に前記第2の出力回路を飽和させて低下させた前記基準電圧を前記第1の増幅器に入力し、前記第1の出力回路の飽和を防止する出力飽和防止回路と、を備えた電源回路であって、前記出力飽和防止回路の前記第2の増幅器の帰還回路に付加された分圧用抵抗に前記基準電圧の揺れを平滑するキャパシタを接続したことを特徴とする電源回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、基準電圧を增幅手段で増幅して取り出す電源回路であって、マルチ電源用IC等に適する電源回路に関する。

## 【0002】

【従来の技術】 一般に、CDプレーヤのピックアップのトラッキングサーボやフォーカスサーボ等、高い精度が要求される制御を行う各種の制御回路には、電圧変動が極めて小さい電源が用いられているが、この種の電源では、電圧出力の安定化を図った電源回路が不可欠である。ところで、この電源回路の入力電源に電池等を用いた場合、その消耗による減電圧時、レギュレータ回路の出力トランジスタが飽和し、レギュレータ回路が形成されているIC基板にその飽和電流が流れ、基板に発熱を生じさせる。特に、飽和電流は無効電流であって、消費電力を増大させるばかりか、突入電流によって基板電位が変動し、併設された基板上の他の回路の正常な動作を阻害する要因になる。

【0003】 このような電源回路の出力回路の飽和を防止するため、例えば、特願昭63-288225号「レギュレータ回路」が提案されている。このレギュレータ回路では、図5に示すように、安定化回路2の前段に出力飽和防止回路4が設置されている。安定化回路2には正相入力側に基準電圧Vrefを受ける第1の増幅器として、電圧比較器を成す差動増幅器21が設置され、この差動増幅器21の出力をベースに受けて出力電圧Voutを取り出す第1の出力回路22が設置されている。この出力回路22には出力トランジスタ23が設置されている。出力トランジスタ23にはPNP形トランジスタが用いられており、そのコレクタ側と接地点との間に、出力トランジスタ23に流れる電流を電圧に変換する負荷抵抗とともに、出力を差動増幅器21の逆相入力側に帰還回路24を通して帰還すべき帰還電圧を形成する

ための分圧回路を成す抵抗25、26が直列に接続されている。

【0004】 このような安定化回路2によれば、出力トランジスタ23に流れる電流が抵抗25、26に電圧降下を生じさせ、抵抗25、26の中間接続点に発生した電圧Vnが差動増幅器21の逆相入力(-)側に帰還されている。したがって、安定化回路2では、正相入力(+)に加えられる基準電圧Vrefと抵抗23、24の電圧Vnとが差動増幅器21で比較、増幅され、この差動増幅器21の出力、即ち、そのリニア出力に応じて出力トランジスタ23のベース電流が差動増幅器21側に引き込まれ、基準電圧Vrefと電圧Vnとが等しくなるように出力トランジスタ23のコレクタ電流が制御されるのである。この結果、出力端子27には差動増幅器21に正相入力側に加えられる基準電圧Vrefに応じた出力電圧Voutが取り出される。

【0005】 ところが、このような安定化回路2のみからなる電源回路では、電源電圧Vccが低下した場合、即ち、減電時には出力トランジスタ23のエミッタ電圧が低下し、その値が出力電圧Voutに近づくと、出力トランジスタ23は飽和状態に移行することになる。そして、この出力トランジスタ23は、例えば、図6に示すように、レギュレータ回路を構成するICの一部として形成されている。即ち、基板28にはN形の高濃度領域からなる埋込み層29が形成され、この埋込み層29を覆ってN形のベース領域30が形成されている。このベース領域30はアイソレーション領域31によって他の領域と分離され、その表面層部分にはN形の高濃度領域を以てベース電極32が形成されているとともに、高濃度のP形導電領域からなるエミッタ領域33が形成され、このエミッタ領域33を包围して高濃度のP形導電領域からなるコレクタ領域34が形成されている。したがって、この出力トランジスタ23は、正常動作時には、ベース領域30、エミッタ領域33及びコレクタ領域34を以て増幅動作が行われる。

【0006】 ところが、電源電圧Vccの低下でエミッタ領域33側の電位が下がり、その電位とコレクタ領域34側の電位との間の電位差が小さくなると、エミッタ領域33をエミッタ、ベース領域30をベース、アイソレーション領域31即ち基板28をコレクタとする寄生トランジスタ35が生起し、この寄生トランジスタ35を通してエミッタ領域33から基板28側へ突入電流が流れることになる。この突入電流の大きさは、寄生トランジスタ35の規模、即ち、出力トランジスタ23の規模に応じたものとなる。この場合、出力トランジスタ23は大きな出力電流を予定しているため、そのエミッタ面積が大きく、そのエミッタ面積を持つ寄生トランジスタ35に流れる突入電流はそれに比例した極めて大きいものとなる。

【0007】 このように出力トランジスタ23の飽和状

態は飽和電流に加え、寄生トランジスタ35による突入電流が基板28側に流れ、基板28の過熱や基板電位を不安定なものにすることになるので、これを防止するため、差動増幅器21の前段に出力飽和防止回路4が設置されているのである。この出力飽和防止回路4には、差動増幅器21に対応して第2の増幅器として差動増幅器41が設置され、この差動増幅器41の出力側に第2の出力回路42が設置されている。この出力回路42には、出力トランジスタ23のn分の1程度のエミッタ面積を持つトランジスタ43が設置され、このトランジスタ43のコレクタと接地点との間には抵抗44、45、46の直列回路が接続されている。差動増幅器41の正相入力(+)側にはバンドギャップ回路等の基準電圧源から基準電圧Vrefが加えられ、その逆相入力(-)側には抵抗45、46の中間接続点Pに生じた電圧Vpが帰還回路47を介して帰還されている。この電圧Vpは、差動増幅器41による制御動作で正相入力(+)側\*

$$V_{out} = V_{ref} \cdot \frac{(R_a + R_b)}{R_b} \quad \dots (1)$$

【0010】となる。ところが、減電時、トランジスタ43を通して抵抗44、45、46に電流が流れ、抵抗45、46の接続点Pにおける電圧Vpは抵抗44の電圧降下分だけ低下し、この電圧Vpが差動増幅器41の逆相入力(-)に加えられる。そこで、抵抗44の抵抗値をRaとすると、抵抗44に発生する電圧Vaは、

【0011】

【数2】

$$Va = \frac{V_{ref}}{R_b} \cdot Ra \quad \dots (2)$$

【0012】となる。したがって、減電時、抵抗44に発生した電圧Vaは、トランジスタ43のみを選択的に飽和させ、出力トランジスタ23の飽和を未然に防止するものであり、これは出力トランジスタ23側の見掛け上の飽和電圧を高くしたことと等価であり、その結果、出力トランジスタ23の飽和状態への移行が緩和されることになる。

$$V_p = V_{ref} \cdot \frac{(V_{cc} + V_{sat})}{R_a + R_b + R_c} \quad \dots (3)$$

【0016】となる。このため、電源電圧Vccにリップルが乗ると、そのリップルによってP点電圧も揺れることになる。図7は、この電源回路における電源電圧Vcc-出力電圧Voutの特性を示し、Vrは入出力電圧差=0の場合の基準ラインを表す。各差動増幅器21、41の閉ループゲインが等しい場合、電源電圧Vccの揺れが出力電圧Voutにそのまま現れることになり、電源電圧Vccの減電時、急激にリップルリジェクションの悪化を招く。このような揺れを伴う出力電圧V

\*の基準電圧Vrefと等しくなるため、安定化回路2の差動増幅器21の正相入力(+)には基準電圧Vrefが加えられることになる。したがって、この電源回路では、安定化回路2の前段に安定化回路2と等価的な正帰還増幅器を成す出力飽和防止回路4が設置されたことにより、出力トランジスタ23が飽和状態に移行する前に出力飽和防止回路4のトランジスタ43を強制的に飽和状態に移行させて出力トランジスタ23の飽和状態への突入を未然に防止することができる。

10 【0008】この飽和防止について説明すると、トランジスタ43は出力トランジスタ23に対応しており、各抵抗45、46、25、26の各抵抗値をRa、Rb、Rc、Rdとすると、各抵抗値Ra=k·Rc、Rb=k·Rd(kは任意の数)に設定し、IC上で整合性を取るとすれば、出力電圧Voutは、

【0009】

【数1】

※【0013】

【発明が解決しようとする課題】ところで、この電源回路における出力飽和防止回路4における出力飽和防止の考え方とは、その前段側に出力トランジスタ23より容量が小さく、寄生トランジスタの影響が少ないトランジスタ43を設置し、出力トランジスタ23が飽和する悪条件時にトランジスタ43を早期に飽和させて出力トランジスタ23の飽和を防止することにあり、しかも、トランジスタ43は容量が小さく、仮に飽和しても、飽和電流が小さいので、出力トランジスタ23の飽和に比較して飽和時の影響が抑制できるものである。

【0014】ところが、この電源回路では、減電時のP点電圧Vpの揺れが問題になる。即ち、トランジスタ43の飽和電圧をVsat、電源電圧をVccとすると、P点電圧Vpは、

【0015】

【数3】

※

outをオーディオ系に電源に用いた場合、出力電圧Voutの揺れがノイズ音の原因になる。

【0017】そこで、この発明は、減電時のリップルリジェクションの悪化を防止した電源回路を提供することを目的とする。

【0018】

【課題を解決するための手段】この発明の電源回路は、基準電圧(Vref)を第1の増幅器(差動増幅器21)で受け、その出力を第1の出力回路(22)を通し

て取り出すとともに前記増幅器の入力側に帰還させて前記基準電圧に応じた安定化出力（出力電圧  $V_{out}$ ）を取り出す安定化回路（2）と、前記第1の増幅器の前段側に設置されて前記基準電圧を受ける第2の増幅器（41）とともにその出力側に第2の出力回路（42）を備え、前記基準電圧を前記第2の増幅器及び前記第2の出力回路を通して前記第1の増幅器に加え、かつ、減電時、前記第1の出力回路の飽和前に前記第2の出力回路を飽和させて低下させた前記基準電圧を前記第1の増幅器に入力し、前記第1の出力回路の飽和を防止する出力飽和防止回路（4）とを備えた電源回路であって、前記出力飽和防止回路の前記第2の増幅器の帰還回路（47）に付加された分圧用抵抗（抵抗44、45、46）に前記基準電圧の揺れを平滑するキャパシタ（6）を接続したことを特徴とする。

## 【0019】

【作用】基準電圧は出力飽和防止回路を介して安定化回路の第1の増幅器に入力される。安定化回路では、第1の増幅器に基準電圧が加えられると、第1の増幅器に基準電圧に応じた出力が第1の出力回路に加えられ、その出力が第1の増幅器に帰還されることにより、第1の出力回路を通して安定化出力が得られる。そして、減電時、出力飽和防止回路では、第1の増幅器に基準電圧を加えるべき第2の出力回路が第1の出力回路より先に飽和状態に移行し、第1の増幅器に加えるべき基準電圧が減電に応じて低減される。レベルを低減させた基準電圧が第1の増幅器に加えられ、安定化回路における第1の出力回路の飽和が防止される。

【0020】そして、減電時、出力飽和防止回路の帰還回路にはキャパシタが付加されており、このキャパシタによって電源側のリップルによる揺れが平滑される。その結果、第1の出力回路を通して取り出される出力電圧の揺れが抑制される。したがって、減電時にもリップルのない安定化出力が得られる。

## 【0021】

【実施例】図1は、この発明の電源回路の一実施例を示し、図5に示したこの発明の前提である電源回路と同一部分には同一符号を付してある。この電源回路には、基準電圧  $V_{ref}$  に応じた安定化出力を取り出すべき安定化回路2が設置されるとともに、その前段に基準電圧  $V_{ref}$  を安定化回路2に入力するとともに安定化回路2の出力飽和を防止するための出力飽和防止回路4を設置したものである。

【0022】安定化回路2には、正相入力側に基準電圧  $V_{ref}$  を受ける第1の増幅器として電圧比較器を成す差動増幅器21が設置され、この差動増幅器21の出力をベースに受けて出力電圧  $V_{out}$  を取り出す第1の出力回路22が設置され、この出力回路22には例えばPNP形トランジスタからなる出力トランジスタ23が設置されている。この出力トランジスタ23のコレクタ側

と接地点との間には出力トランジスタ23に流れる電流を電圧に変換する負荷抵抗とともに、出力を差動増幅器21の逆相入力側に帰還回路24を通して帰還すべき帰還電圧を形成するための分圧回路を成す抵抗25、26が直列に接続されている。したがって、この安定化回路2によれば、出力トランジスタ23に流れる電流が抵抗25、26に電圧降下を生じさせ、その中間接続点に発生した電圧  $V_n$  が差動増幅器21の逆相入力（-）側に帰還される。その結果、正相入力（+）に加えられる基準電圧  $V_{ref}$  と抵抗25、26の電圧  $V_n$  とが差動増幅器21で比較、増幅され、この差動増幅器21の出力、即ち、そのリニア出力に応じて出力トランジスタ23のベース電流が差動増幅器21側に引き込まれ、基準電圧  $V_{ref}$  と電圧  $V_n$  とが等しくなるように出力トランジスタ23のコレクタ電流が制御され、出力端子27には差動増幅器21に正相入力側に加えられる基準電圧  $V_{ref}$  に応じた出力電圧  $V_{out}$  が得られる。

【0023】また、この安定化回路2の前段には、出力トランジスタ23の飽和状態への移行を防止するため、

20 出力飽和防止回路4が設置されている。この出力飽和防止回路4には、差動増幅器21に対応する第2の増幅器として差動増幅器41が設置され、この差動増幅器41の出力側に第2の出力回路42が設置されている。この出力回路42には、出力トランジスタ23のn分の1程度のエミッタ面積を持つトランジスタ43が設置され、このトランジスタ43のコレクタと接地点との間には抵抗44、45、46の直列回路が接続されている。差動増幅器41の正相入力（+）側にはバンドギャップ回路等の基準電圧源から基準電圧  $V_{ref}$  が加えられ、その逆相入力（-）側には中間接続点Pに生じた電圧  $V_p$  が帰還回路47を介して帰還されている。この電圧  $V_p$  は、差動増幅器41による制御動作で正相入力（+）側の基準電圧  $V_{ref}$  と等しくなるため、安定化回路2の差動増幅器21の正相入力（+）には基準電圧  $V_{ref}$  が加えられることになる。したがって、この電源回路では、安定化回路2の前段に安定化回路2と等価的な正帰還増幅器を成す出力飽和防止回路4を設置したことにより、出力トランジスタ23が飽和状態に移行する前に出力飽和防止回路4のトランジスタ43を強制的に飽和状態に移行させて出力トランジスタ23の飽和状態への突入を未然に防止することができる。

【0024】そして、出力飽和防止回路4における帰還回路47に設置された分圧抵抗、即ち、差動増幅器41の増幅ゲインを設定する抵抗44、45、46の直列回路の抵抗46にはリップル平滑手段としてキャパシタ6が並列に接続されている。

【0025】以上の構成において、動作を説明する。この電源回路では、帰還回路47の帰還電圧を発生させる抵抗回路に平滑用のキャパシタ6が並列に接続されたことにより、減電時、電源電圧  $V_{cc}$  に重畳するリップル

7

8

による帰還電圧  $V_p$  の揺れがキャパシタ 6 によって平滑され、安定化回路 2 に加えられるべき基準電圧  $V_{ref}$  のリップルリジェクションの悪化が防止される。

【0026】ここで、減電時、差動増幅器 21 の入力インピーダンスが十分高いものとするし、抵抗  $R_{44}, R_{44}^*$

(5)

\* 5 の加算抵抗値を  $R_1$ 、抵抗 4 6 の抵抗値を  $R_2$  ( $= R_b$ )、キャパシタ 6 のキャパシタンスを  $C$  とすると、P 点の電圧  $V_p$  は、

【0027】

【数4】

 $R_1$ 

$$V_p = (V_{cc} - V_{sat}) \cdot \frac{R_1}{R_1 + R_2 + j\omega CR_1 R_2}$$

... (4)

【0028】となる。この結果、出力電圧  $V_{out}$  は、 10※【数5】

【0029】 ※

 $V_{out} =$ 

$$(V_{cc} - V_{sat}) \cdot \frac{R_2}{R_1 + R_2 + j\omega CR_1 R_2} \cdot \frac{R_c + R_d}{R_d}$$

... (5)

【0030】となり、出力電圧  $V_{out}$  のリップルリジェクションは、 ★【0031】  
★【数6】

(V<sub>cc</sub> - V<sub>sat</sub>) ·

$$\frac{R_2}{\sqrt{(R_1 + R_2)^2 + \omega^2 C^2 R_1^2 R_2^2}} \cdot \frac{R_c + R_d}{R_d} < 1$$

... (6)

【0032】となり、減電時の出力におけるリップルリジェクションが改善されることが分かる。

【0033】そして、図 2 は、この電源回路における電源電圧  $V_{cc}$  に対する出力電圧  $V_{out}$  の特性を示し、電源電圧  $V_{cc}$  のリップル、即ち、揺れに応じ、その揺れの影響が無い出力電圧  $V_{out}$  を得るために、差動増幅器 41 のゲインを設定するための抵抗  $R_{44}$  の抵抗値  $R_\alpha$  を決定し、その値によって電圧  $V_\alpha$  の値が決定される。換言すれば、電圧  $V_\alpha$  の値は、抵抗値  $R_\alpha$  によって任意に設定することができる。即ち、リップル電圧が電圧  $V_\alpha$  より大きい場合には、差動増幅器 21 の入力が平滑されているにも拘わらず電源電圧  $V_{cc}$  が振れるため、トランジスタ 23 が飽和して突入電流が増大するとともに、リップルリジェクションの悪化が起こる。そこで、抵抗  $R_\alpha$  の値を加減すれば、除去すべきリップルの振幅に応じ、その消去に最適な電圧  $V_\alpha$  を設定できる。

【0034】次に、図 3 は、この発明の電源回路の具体的な回路構成例を示し、前記実施例の回路と同一部分には同一符号を付してある。この電源回路は、マルチ電源 I.C の内部におけるオーディオ電源に構成されたものである。即ち、安定化回路 2 に設置された差動増幅器 21 には、抵抗 201、202 を以てエミッタが共通化されたトランジスタ 203、204 からなる差動対が設置され、各トランジスタ 203、204 のベース入力側にはトランジスタ 205、206 が設置されている。トランジ

ジスタ 205 のベースには基準電圧  $V_{ref}$  に対応する電圧  $V_p$  が加えられ、トランジスタ 206 のベースには帰還回路 24 を介して出力回路 22 側から電圧  $V_n$  が加えられている。そして、トランジスタ 203、204 のコレクタ側には、能動負荷としてトランジスタ 207、208 から成るカレントミラー回路 209 が設置されている。

【0035】この差動増幅器 21 には、トランジスタ 203、204、205、206 等を駆動するための定電流を発生する定電流源 210 が設置され、この定電流源 210 で得られた定電流はカレントミラー回路 211 を通してトランジスタ 203、204、205、206 に供給されている。カレントミラー回路 211 は、トランジスタ 212、213、214、215 及び抵抗 216、217、218 で構成され、トランジスタ 212 から定電流源 210 に定電流が引き込まれる結果、それに応じた定電流が各トランジスタ 213、214、215、216 を通してトランジスタ 203、204 の差動対、即ち、トランジスタ 205、206 のエミッタ側に供給されている。

【0036】この差動増幅器 21 の出力は、トランジスタ 208 のコレクタ側から取り出され、出力回路 22 に加えられている。この出力回路 22 には、入力部にダーリントン接続されたトランジスタ 221、222 が設置されており、差動増幅器 21 の出力はトランジスタ 22

1のベースに加えられている。トランジスタ221のベース・コレクタ間には位相調整用のキャパシタ223が接続され、トランジスタ221のエミッタ及びトランジスタ222のベースと接地点との間には抵抗224が接続されている。

【0037】トランジスタ222のコレクタと電源ライン36との間には抵抗225、226が直列に接続され、抵抗225、226の中間接続点にはトランジスタ227及び出力トランジスタ23のベースが接続されている。トランジスタ227のコレクタと接地ライン37との間には抵抗228が接続され、トランジスタ227に流れる電流は抵抗228で電圧に変換される。また、トランジスタ227のコレクタ側には、トランジスタ221のベースと接地ライン37との間に挿入されたトランジスタ229のベースが接続されており、このトランジスタ229のベースには抵抗228に発生した電圧が帰還されるとともに、トランジスタ227に流れる電流が帰還されている。即ち、トランジスタ229は、トランジスタ221に対して帰還回路を構成しており、出力回路22の出力がトランジスタ221のベース入力側に帰還されて、レベル調整が図られている。

【0038】そして、出力トランジスタ23は、コレクタ側に抵抗25、26の直列回路を介して電源ライン36と接地ライン37との間に接続されており、そのコレクタに出力端子27が形成されて出力電圧Voutが取り出されるとともに、抵抗25、26の接続点には帰還回路24を介してトランジスタ206のベースに帰還すべき電圧Vnが出力トランジスタ23に流れる出力電流による抵抗26の電圧降下によって生じる。

【0039】また、出力飽和防止回路4の差動増幅器41には、抵抗411、412を以てエミッタが共通化されたトランジスタ413、414からなる差動対が設置され、トランジスタ413のベース入力側には基準電圧源から基準電圧Vref、トランジスタ414のベース入力側には出力回路42から電圧Vpが加えられている。トランジスタ413、414のエミッタ側には抵抗411、412を介して定電流源415が接続されており、この定電流源415によって差動対に対する動作電流が流れる。トランジスタ413、414のコレクタと電源ライン36との間には、差動対の能動負荷としてカレントミラー回路416が接続されている。カレントミラー回路416は、ベース・コレクタを共通にしたトランジスタ417をトランジスタ414のコレクタ側に、又、トランジスタ417のベース・コレクタとベースを共通にしたトランジスタ418をトランジスタ413のコレクタ側にして構成されている。トランジスタ418のコレクタ側から取り出された出力は、出力回路42のトランジスタ43のベースに加えられている。トランジスタ43のベース・コレクタ間には位相調整用のキャパシタ48が接続されている。そして、トランジスタ43

のエミッタ面積は、出力トランジスタ23の1/N（例えば1/70）程度に設定されている。

【0040】そして、帰還回路47における抵抗46には、リップルによる揺れを防止するためのキャパシタ6が並列に接続されている。

【0041】また、この実施例の電源回路は、モノリックICで構成され、抵抗45と抵抗25、抵抗46と抵抗26はそれぞれ等しい抵抗値に設定されている。

【0042】このような構成によれば、減電時、電源電圧Vccのリップルによる電圧Vpの揺れがキャパシタ6によって平滑されて安定化回路2に加えられる結果、出力電圧Voutの安定化とともに、前記実施例で説明したように、出力トランジスタ23の飽和が防止できる。したがって、このような電源回路によってオーディオ回路を駆動する場合、減電時、高負荷による入力電圧低下でのリップルリジェクションの悪化、即ち、ノイズ発生等を抑制することができる。

【0043】そして、このレギュレータ回路では、抵抗44、45と抵抗25、抵抗46と抵抗26はそれぞれ等しい抵抗値に設定されたことにより、温度変化や製造工程のばらつきに対しても無関係に安定した出を取り出すことができる。

【0044】なお、実施例では、電源電圧Vccのリップルによる安定化回路2に入力される基準電圧Vrefの揺れを平滑するためのキャパシタ6を出力飽和防止回路4の帰還回路47における抵抗46に並列に接続したが、帰還回路47の何れの箇所でもよく、例えば、図4に示すように、抵抗44、45の接続点と接地点との間に接続してもよい。

【発明の効果】以上説明したように、この発明によれば、次の効果が得られる。

- 減電時の安定化回路に入力される基準電圧の揺れをキャパシタによって平滑することにより、安定化回路の出力回路の飽和を防止するために設定された入出力差電圧内のリップルリジェクションの急激な悪化を防止でき、減電時にも安定した出力を取り出すことができる。
- 減電時のリップルリジェクションが出力防止回路内の抵抗とキャパシタによって決定されるため、小容量のキャパシタを以てリップルリジェクションの悪化を防止でき、製造コストの低減を図ることができる。

#### 【図面の簡単な説明】

【図1】この発明の電源回路の一実施例を示す回路図である。

【図2】図1に示す電源回路の動作特性を示す図である。

【図3】この発明の電源回路の具体的な回路構成例を示す回路図である。

【図4】この発明の電源回路の他の実施例を示す回路図である。

【図5】この発明の前提となる電源回路を示す回路図である。

【図6】従来の電源回路における寄生トランジスタ効果を示す回路図である。

【図7】図5に示す電源回路の動作特性を示す図である。

【符号の説明】

2 安定化回路

4 出力飽和防止回路

6 キャバシタ

21 差動増幅器（第1の増幅器）

22 第1の出力回路

24 帰還回路

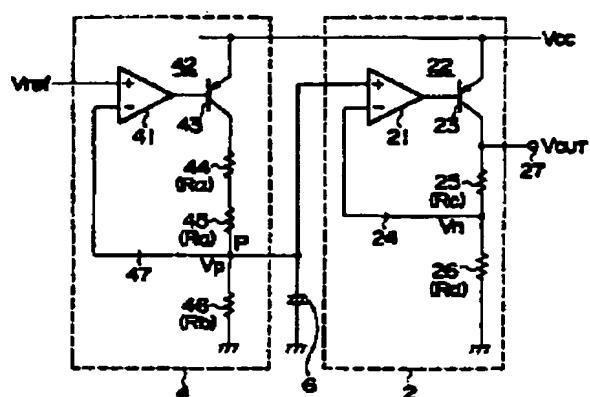
41 差動増幅器（第2の増幅器）

42 第2の出力回路

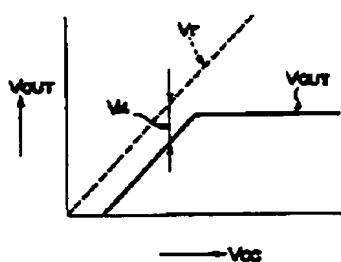
44、45、46 抵抗

47 帰還回路

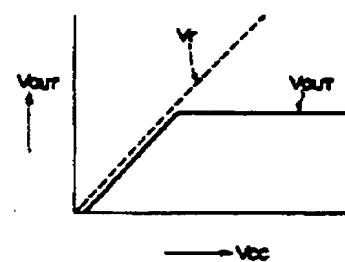
【図1】



【図2】

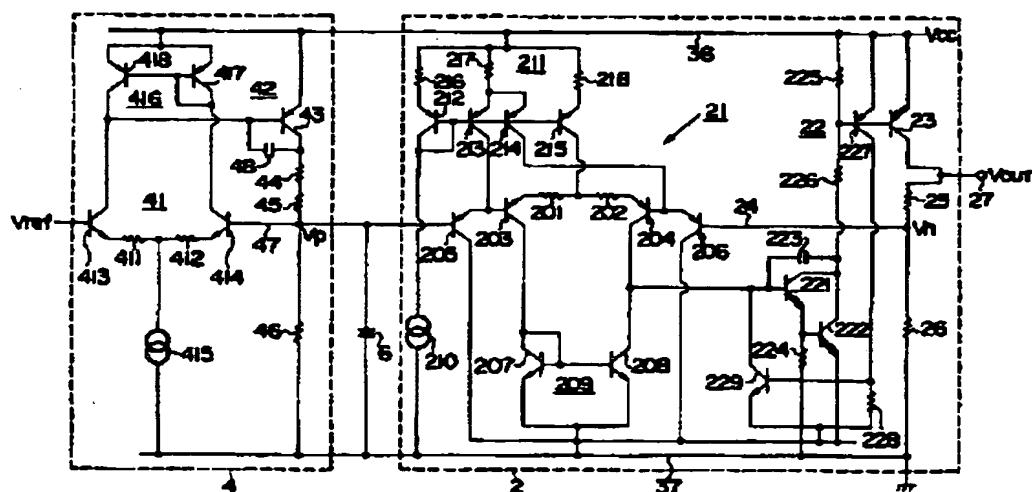


【図7】



- 2 : 安定化回路
- 4 : 出力飽和防止回路
- 6 : キャバシタ
- 21 : 差動増幅器
- 22 : 第1の出力回路
- 24 : 帰還回路
- 41 : 差動増幅器
- 42 : 第2の出力回路
- 47 : 帰還回路

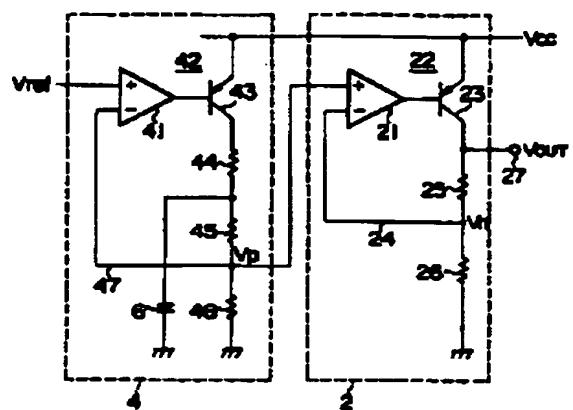
【図3】



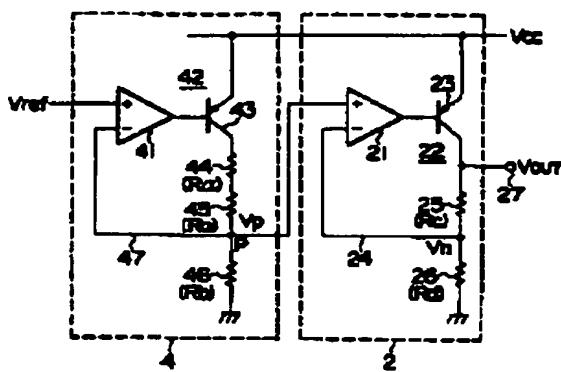
(8)  
(8)

特開平4-328613

【図4】



【図5】



【図6】

